19日本国特許庁(JP)

⑩特許出願公開

⑫ 公 開 特 許 公 報 (A) 平2-103592

Solnt. Cl. 5

識別記号

庁内整理番号

❸公開 平成2年(1990)4月16日

G 09 G 5/00 5/36

A 8121-5C 8839-5C

塞奋請求 未請求 請求項の数 1 (全4頁)

公発明の名称 表示装置

②特 頭 昭63-258040

造

耊

②出 願 昭63(1988)10月13日

加発明者岩田

滋賀県大津市晴嵐2丁目9番1号 関西日本電気株式会社

内

⑪出 顧 人 関西日本電気株式会社

滋賀県大津市晴嵐2丁目9番1号

明 細 書

発明の名称

表示装置

特許請求の範囲

水平、垂直周期信号と、その同期信号に同期させた表示データ信号および、表示データ読み込みクロック信号を表示装置へ送り画像や文字を表示させる線順次表示方法を用いた表示装置において、

垂直同期期間中の表示データ信号線へ挿入した 信号により、表示装置の表示方法が変更できる表示装置。

発明の詳細な説明

産業上の利用分野

この発明は、コンピュータ等に使用される表示 装置において、表示データ信号が無くなる垂直同 期期間中を利用して、コンピュータから表示装置 側へ表示方法選択信号を送ることで表示方法が自 動的に切替わる表示装置に関するものである。

従来の技術

現在、コンピュータ等で一般的に採用されている表示方法は、コンピュータ本体内もしくは、表示装置内に設けられた表示用メモリに表示データを記憶させ、水平、垂直同期信号に同期させて、上記メモリの内容を順次送り出し、表示部では、これらの信号で順次表示画素を駆動することにより、画像や文字を表示している。

発明が解決しようとする課題

このような表示方法では、一時的にでも画像の一部拡大や反転等の表示が必要になったときには、その目的に合うように、表示メモリの内容を 書き替えなければならない。したがって、もとの 表示に戻すためには、前もって表示メモリの内容 を別のメモリへ保存しておかなければならなかった。

また、表示用メモリを複数組内蔵させて、切り替えや合成処理で表示させる方法もあるが、いずれにしても、表示用メモリを多く必要とする問題

があった。

Ì.

このほか、マトリクス型の表示装置では、水平、垂直同期信号と表示データ信号のタイミング ずれ等から表示画面が上下左右へずれることがあ り、表示装置でコンピュータ等に合わせて調整し なければならず互換性等の問題もあった。

<u>課題を解決するための手段</u>

本発明は、上記問題に鑑み提案されたもので、本発明は、上記問題に鑑み提案されたものでで、一夕読みので、一夕信号や表示方法を置いたといる。特殊を表示方法を明明を表示を設定において、特殊を重直同期間に表示が信号が無くなる重直同期間に表示を信号が無くなる。

作用

本発明によれば、垂直同期期間中に表示データ信号線に表示方法選択信号を挿入したため、表示 装置内部で水平、垂直同期信号や表示データ信 号、表示データ読込みクロック信号等を処理し

第1図において、表示データ読取りクロック信号5'は、表示データ信号6'を正確に読取るための信号であり、通常は、1クロックで1画素分のデータが読取られる。

水平同期信号3'における3"から3'"までの間が、表示の1走査に相当し、この間で1走査線分の表示データが前記1画素データの読取りのくり返しで読取られ、マトリクス型の表示装置では、この時点で1走査分の表示が行われる。

以上の処理を垂直同期信号 4'の 4"から 4'"までの間くり返すことにより 1 画素の表示ができ、これを 1 秒間に約20回以上くり返すことで、安定した画像が表示できる。

表示装置内部で、これらの信号のうち、表示データ読取りクロックを2倍にし、1走査期間に2本の走査線を走査するようにすることで、2倍に拡大した表示ができる。

このほか、表示データ信号 6°の極性を反転して表示すると、反転画像の表示がされる等、表示メモリの内容を書き替えることなく、特殊表示が

て、画像の一部拡大表示等の特殊機能を表示な 自身に持たせ、メモリを替えることを表示な も適切な場面で自動的に特殊表示が る。 このほか本発明の表示選択信号の このほか本発明の表示 連直同期を であることが アイミングの 関係を フィミングの 関係を フィミングの の命令できる ことの の命令できる

寒瓶例

以下に、本発明の実施例を図面を参照して説明する。

第1図は、本発明の一実施例である表示方法選択信号(B部)の挿入位置を示すタイムチャート図、

第2図は、第1図B図の拡大表示タイムチャート図、

第3図は、第1図B部の信号を読み出す方法を 示すブロック図、

第4図は、表示装置とコンピュータの接続ケーブルを示す概念図である。

できる。

第1図におけるA部は、1画面表示データの最終走査線の表示データであり、この後、垂直同期信号が論理"L"になり、垂直同期期間に入る。通常の表示では垂直同期期間中には、表示データが送られてこないが、本発明では、この間に表示方法選択信号B部を必要に応じて挿入し、第3図で示す回路で該表示方法選択信号を読取っている。

第1図に示す表示方法選択信号B部の拡大を第2図に示す。今、B部に挿入された信号を仮に8ピットで論理"LーHーHーLーLーHーLーH"とし、読取り方法について第3図で説明する。

垂直同期信号 4'は、単安定マルチバイブレータ10へ印加され垂直同期信号 4'の立ち下り部で動作し、その出力は B 部の表示方法選択信号が完了するまで論理 "H"を保つ。

表示方法選択信号6'は、インパータゲート11で極性反転され単安定マルチパイプレータ10の出力と共に、アンドゲート12へ印加され、垂直同期

信号期間中の最初の表示方法選択が論理"L"になった時点でアンドゲート12の出力が論理"H"になり、その立ち上り部でフリップフロック信号5・セットされる。表示データ読取りクロック信号5・をインパータゲートで怪性反転しフリックロックにフリップスタ16のシフトレジスタ16のクリアは解除されている。

シフトレジスタのデータ入力端子へは、極性反転された、表示データが印加されており、結果的にシフトレジスタ16へは、表示データ読取りクロックに同期して、極性反転されたB部の信号が読み込まれる。

8 ピット目を読み込んだ時点で、遅延回路17の 入力が論理 "H"になり、少し遅れた出力信号により、ラッチ18のデータラッチ端子STが論理 "H"になるので、その立ち上り部で、シフトレ

> きることになり、処理場面に最も適した表示方法 での表示が可能になる。

> また、互換性についても、接続用ケーブル、コネクタはもちろん、コンピュータ側又は、 表示装置側どちらかに本発明のような機能を持っていない場合でも、何ら問題なく通常の表示ができる。

本発明と同様のことは、第4図の接続ケーブル 2に特殊表示機能選択信号を加えることでも可能 になるが互換性等を考えると、本発明の方が優れ ていると言える。

トは論理"L"でないと正確に動作しないが、これは一例であって、読取り方法は種々考えることができる。

またB部のデータは、表示データ読取りクロック5'に同期させていたが、水平同期信号3'に同期させても同じことはできるし、非同期でも可能である。

ビット長についても8ビットで説明したが、シフトレジスタ16を選ぶことで自由に設計できる。 (重要なのは、信号挿入手順を合わせることである。)

本発明では、特殊表示機能の例として、拡大表示や反転表示、表示位置合わせ等を示したが、このほかマルチスキャンの設定、表示休止時の消費電力削減、カラー表示の選択等々これに限定するものでない。

発明の効果

以上のように、本発明の表示装置では、表示装置に組み込まれた特殊表示機能の選択を手動で行うことなく、コンピュータ等の制御で自動的にで

ジスタ16のデータが、ラッチ18の DOから DTに出力される。この出力データは、上記動作説明にあるように、B部の信号が極性反転されたものである。遅延回路17の出力は、さらにクリップクロップ13がリセット 端子へ印加され、クリップクロップ13がリセットされ出力が論理 "L"になると、シフトレジスタ16へデータシフト信号が印加されなくなる。

その後単安定マルチバイブレータ10の出力が論理"L"へ戻りシフトレジスタ16の出力をクリアし垂直同期信号が論理"L"になる前の状態に戻る。

ラッチ18の出力信号をデコーダ(図示せず)等でデコードすることにより、あらかじめ表示装置に組み込まれた特殊表示機能の選択もできるし、この出力信号を表示位置合わせのためのタイミング調整時間データとして扱うと、表示位置の調整がコンピュータの命令でできるようになる。

第3図の回路では、垂直同期期間中に挿入された第1図ないし第2図のB部の信号の最初のビッ

図面の簡単な説明

第1図は、本発明の一実施例である表示方法選択信号B部の挿入位置を示すタイムチャート図、第2図は、第1図B部の拡大表示タイムチャート図、

第3図は、第1図B部の信号を読み出す方法を 示すブロック図、

第4図は、表示装置とコンピュータの接続ケーブルを示す概念図である。

3' …水平同期信号、

3"~3"…1水平走查期間、

4′垂直同期信号、

4"~4'"…1画面走查期間、

5、…表示データ読取り信号、

6 ' …表示データ信号、

A部…最終走査線表示データ、

B部…特殊表示選択用信号、

10…単安定マルチパイプレータ、

11,14 …インパータゲート、

12,15 … ANDゲート、

13…フリップフロップ案子、

16…シフトレジスタ案子、

17…遅延素子、

18…ラッチ案子、

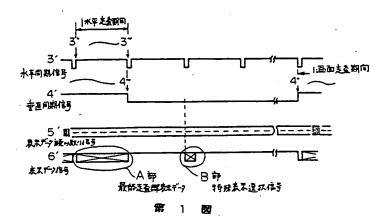
D0~D7…B部のデータ群、

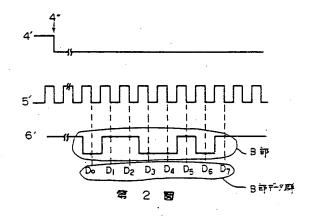
DO~D7…B部データ読出しデータ。

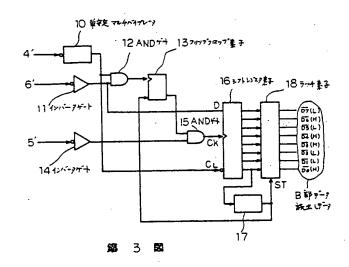
特許出願人

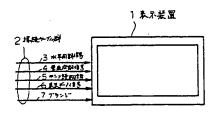
関西日本電気株式会社/











第 4 型